

Сравнение микроархитектур AMD Zen2 и Intel Cascade Lake на задаче моделирования деления клеток млекопитающих¹

М.А. Кривов, Н.Г. Ирошников, А.А. Бутылин, А.Е. Филиппова, П.С. Иванов

МГУ им. М.В. Ломоносова

Современные микроархитектуры центральных процессоров, в частности, AMD Zen2 и Intel Cascade Lake, позволяют собрать системы с общей памятью, обладающие более чем 100 физическими ядрами. В работе представлены результаты сравнения производительности данных микроархитектур при проведении численного моделирования митоза эукариотической клетки. В качестве бенчмарка использовался разрабатываемый авторами пакет MiCoSi, ранее демонстрировавший линейную масштабируемость при работе на кластерных системах. Тестирование осуществлялось на узлах облака Amazon EC2, имеющих по 96 логических ядер. Показано, что в рамках решаемой задачи две исследуемые микроархитектуры демонстрируют близкие показатели производительности, однако при использовании большого числа ядер микроархитектура Intel Cascade Lake обходит своего конкурента AMD Zen2 на 12-15%.

Ключевые слова: многоядерные процессоры, общая память, параллельное программирование, деление клеток, митоз, прометафаза.

1. Введение

Современные микроархитектуры типа AMD Zen2 и Intel Cascade Lake позволяют собрать вычислительные системы, обладающие десятками и даже сотней вычислительных ядер, снабжённых общей памятью. В результате многие прикладные и научные задачи, для решения которых ранее требовались небольшие кластеры, теперь оказываются по силам отдельным рабочим станциям.

Возникает вполне логичный вопрос: насколько готовы современные пакеты к работе на подобных системах в естественном для них SMP-режиме без какой-либо эмуляции кластера или разделения вычислений по процессам? Действительно, проблемы могут возникнуть как на уровне архитектуры самого пакета, не способного эффективно задействовать подобное количество ядер, так и из-за особенностей организации памяти, после перехода к чиплетной компоновке процессора, доступ к которой стал ещё более неоднородным.

Как следствие, достаточно большое количество работ посвящено оценке производительности различных алгоритмов и пакетов при их работе на современных системах с большим количеством ядер. Настоящая статья преследует аналогичные цели, ориентируясь на такие предметные области, как биофизика и вычислительная биология. Раздел 2 содержит описание используемых для тестов 48-ядерных узлов облака Amazon EC2, которые были представлены в 2019-2020 годах и оснащены процессорами на базе микроархитектур AMD Zen2 и Intel Cascade Lake. В разделе 3 приводится краткое описание процесса деления эукариотической клетки на две дочерних (митоза), моделирование которого в наши дни является достаточно актуальной задачей биофизики. Конкретные настройки численных опытов и краткая характеристика пакета MiCoSi, используемого в роли бенчмарка, приведены в разделе 4. Наконец, раздел 5 содержит сделанные авторами выводы о производительности обеих микроархитектур в привязке к выбранной предметной области.

2. Вычислительные системы

Расчёты проводились на узлах c5ad (AMD) и c5d (Intel) облака Amazon EC2, позволяющих создать вычислительную систему с 48 физическими ядрами и общей памятью объёмом 192 ГБ.

¹ Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта №19-07-01164а

Приведённая в Табл. 1 информация об их технических характеристиках была получена путем обобщения официальной документации и результатов сторонних тестов. Стоит отметить, что рассматриваемые процессоры созданы специально по заказу компании Amazon, поэтому для неизвестных параметров приведены значения близких моделей.

Таблица 1. Технические характеристики используемых вычислительных систем

Узел Amazon EC2	c5ad.24xlarge	c5d.4xlarge	c5d.24xlarge
Процессор	AMD EPYC 7R32	Intel Xeon Platinum 8124M	Intel Xeon Platinum 8275CL
Микроархитектура	Zen2	Skylake	Cascade Lake
Год выпуска	2019*	2017	2019***
Тех. процесс, нм	7 + 14	14	14
Число транзисторов, млрд	~32*	~8**	~8*** x 2
TDP, Ватт	280	240	240 x 2
Число ядер/потоков, шт	48 / 96	8 / 16 из 18 / 36	24 / 48 x 2
Базовая частота, ГГц	2.2*	3.0	3.0
Динамическая частота, ГГц	3.3	3.5	3.9
Кэши L1/L2, КБ на ядро	32+32 / 512	32+32 / 1.0	32+32 / 1.0
Кэши L3, МБ	192	24.75	35.75 x 2
Тип памяти	DDR4-3200*	DDR4-2666	DDR4-2933***
Каналы памяти, шт	8	6	6 x 2
Объём памяти, ГБ	192	32	192

* AMD EPYC 7552

** Intel Xeon Gold 6154

*** Intel Xeon Platinum 8270

Основой процессоров AMD EPYC являются независимые чиплеты с 8 ядрами и 32 МБ кэш-памяти уровня L3, которые производятся по технологии 7 нм в виде отдельных чипов и впоследствии объединяются в один SMP-процессор. За работу с памятью и интерфейсами ввода-вывода отвечает ещё один чиплет, но уже изготовленный с использованием технологии 14 нм. В зависимости от модели процессор может содержать до 8+1 чиплетов, соединённых высокоскоростной шиной, что в сумме обеспечивает до 64 физических ядер. Подобная чиплетная архитектура делает возможным использование намного большего числа транзисторов, что, например, привело к существенному увеличению размера кэш-памяти L3 (192 МБ против 35.75 МБ у аналога от Intel). В дополнение к обычным ядрам, серверный вариант рассматриваемой микроархитектуры Zen2 (именуемый Rome) содержит специализированное ARM ядро, отвечающее за неявное шифрование содержимого оперативной памяти для предотвращения неавтоматизированного доступа к данным.

В решениях от Intel используется монолитная архитектура, и вычислительные ядра одного процессора располагаются ровно на одном чипе. Подобная структура накладывает заметные ограничения, в первую очередь на максимальное количество ядер (в случае узлов Amazon – 24 против 48 у AMD), однако, как показывают независимые замеры, позволяет обеспечить повышенную производительность отдельно взятого ядра. Например, в работе [1] проводится аналогичное сравнение микроархитектур AMD Zen2 и Intel Skylake, но на задаче вычислительной гидродинамики. Согласно выводам авторов [1], в сценарии с преобладанием вычислительной нагрузки 40 ядер процессора Intel Xeon обеспечивают производительность, аналогичную 64 ядрам AMD EPYC. Другим отличием микроархитектуры Skylake и её доработанной версии Cascade Lake от Zen2 является поддержка векторных расширений AVX-512, позволяющих ядру за один такт выполнять по восемь операций над числами с двойной точностью. Также важно отметить, что рассматриваемые процессоры Intel производятся по

формально устаревшей технологии 14 нм, что в теории ограничивает их потенциал в плане повышения тактовой частоты и увеличения числа ядер.

Обе микроархитектуры Zen2 и Cascade Lake имеют возможность работы в многопроцессорных конфигурациях. Таким образом, максимально возможное число ядер на одном узле для процессоров AMD EPYC равняется 128 (2 процессора по 64 ядра), в то время как для Intel Xeon, согласно документации, этот показатель может достигать 224 (8 процессоров по 28 ядра).

3. Моделируемый биологический процесс

Клеточный цикл подавляющего большинства эукариотических клеток состоит из четырёх повторяющихся этапов, ключевым среди которых принято считать митотическое деление, завершающееся образованием двух генетически идентичных дочерних клеток. Нарушение данного процесса может привести к гибели клетки или, что ещё хуже, к появлению анеуплоидных дочерних клеток с изменённым набором хромосом, что в ряде случаев становится причиной развития злокачественных новообразований. Для подавления возможных «ошибок» деления в клетке имеются различные защитные механизмы, и на сегодняшний день понимание их работы является важной фундаментальной задачей.

Сложность изучения митоза обусловлена небольшими размерами исследуемых объектов, (доли микрометра), а также разнообразием биохимических реакций, задействованных в процессе клеточного деления. Как следствие, биофизики активно используют аппарат математического моделирования, позволяющий качественно дополнить и расширить экспериментальные данные. Например, в работе [2] поднимался вопрос о том, какой именно должна быть формула для скорости полимеризации микротрубочек, состоящих из белков тубулина, если их взаимодействия с хромосомами начинает наблюдаться в течение первых десяти минут митоза. Примером другого направления исследований является статья [3], авторам которой математическая модель позволила обобщить известные факты о механизме зацепления микротрубочек за хромосому.

Авторами настоящей статьи предпринята попытка построить собственную комплексную математическую модель, непрерывно описывающую протекание сразу трёх стадий митоза — прометафазы, метафазы и анафазы (Рис. 1). На первой из них происходит разрушение ядерной мембраны и выход хромосом в цитоплазму клетки. Далее следует метафаза, характеризующаяся ростом тубулиновых микротрубочек, которые прикрепляются к хромосомам и тянут их к соответствующему полюсу. Через некоторое время сцепленные хромосомы за счёт достижения баланса сил выравниваются в экваториальной плоскости клетки. Далее следует скоротечная анафаза, на которой центромера, связывающая сестринские хромосомы, разрывается, после чего они распределяются по двум новым дочерним ядрам.

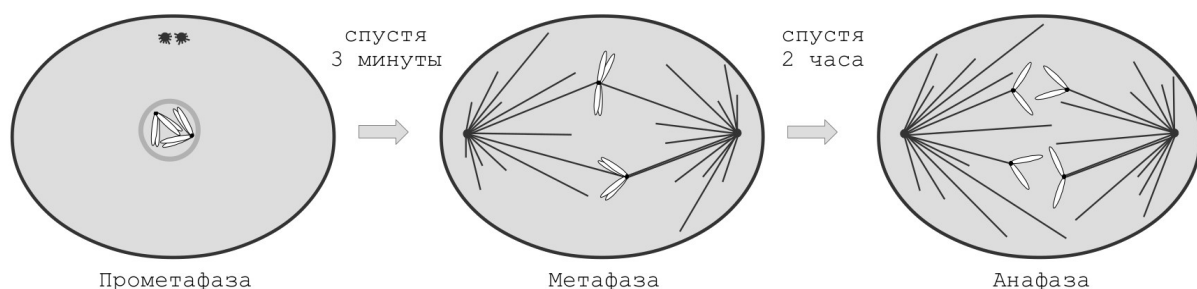


Рис. 1. Схематическое изображение стадий деления клетки, описываемых с помощью предложенной авторами модели

Стоит отметить, что вопросам построения математических моделей делящейся клетки и отдельных её частей посвящено огромное количество работ, зачастую основанных на взаимоисключающих подходах к описанию митоза. Классификация наиболее известных моделей, актуальных по состоянию на 2012 год, содержится в обзоре [4].

4. Методика тестирования

Для оценки производительности вычислительных систем был использован разрабатываемый авторами пакет с открытым исходным кодом MiCoSi [5]. Он содержит реализацию предложенной нами трёхмерной математической модели делящейся клетки, а также снабжён интерфейсами для гибкой настройки численных опытов и проведения замеров интересующих исследователя физических величин. Версия решателя соответствовала git-ревизии baadbfc, сборка пакета была выполнена с помощью компилятора Visual C++ 2017 и успешно прошла все функциональные и модульные тесты.

В качестве конкретного численного опыта была составлена программа для моделирования прометафазы — этапа деления клетки продолжительностью порядка 180 секунд, характеризующегося расхождением полюсов веретена деления в диаметрально противоположные части клетки, что порождает большое число взаимодействий между тубулиновыми микротрубочками и свободно дрейфующими в цитоплазме парами хромосом.

Было рассмотрено два базовых сценария. В первом, далее обозначаемом как 'Compute-bound' (Рис. 2А), модельная клетка состоит из трёх пар хромосом и 3000 микротрубочек. Моделирование осуществляется с шагом 0.1 секунды, а на диск сохраняются только параметры финального состояния клетки. Данный сценарий порождает существенный объём вычислительной нагрузки по проведению геометрических проверок, а также составлению и решению СЛАУ для последующего нахождения скоростей. Второй сценарий, имеющий обозначение 'Memory-bound' (Рис. 2В), описывает более простую клетку с одной парой хромосом и 1000 микротрубочек. Помимо этого, выгрузка состояний осуществляется каждые 0.01 секунды, в результате чего создаётся около 628 МБ выходных данных. Как следствие, начинают преобладать операции по сериализации и запаковке информации в собственный потоковый формат *.cell.

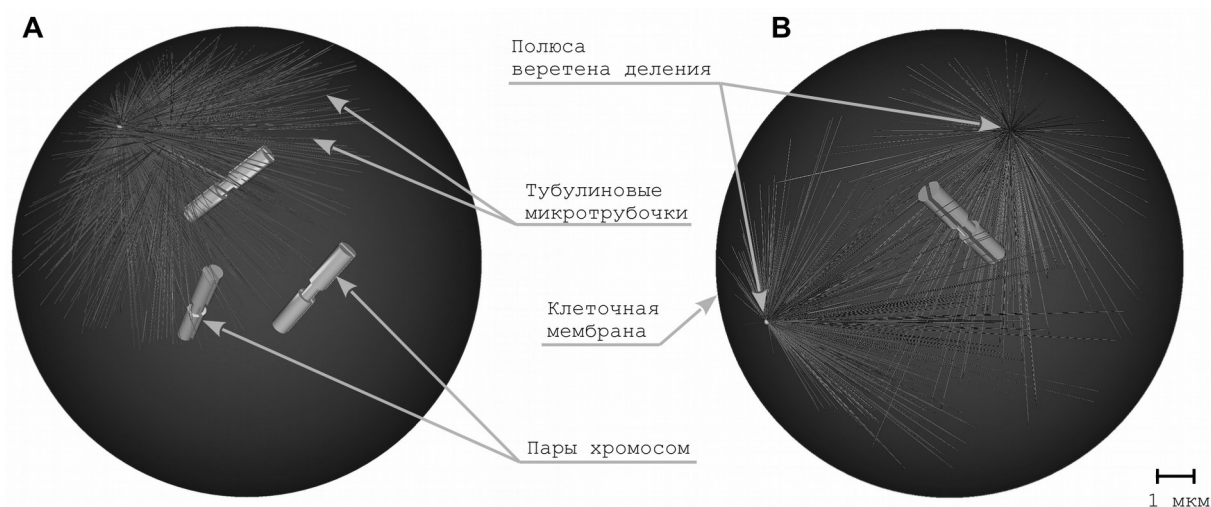


Рис. 2. Визуализация клеток, используемых для проведения численного моделирования прометафазы
(А) Сценарий 'Compute-bound' — 3 пары хромосом и 3000 микротрубочек
(В) Сценарий 'Memory-bound' — 1 пара хромосом и 1000 микротрубочек

Размер ансамбля, в зависимости от типа теста, равнялся 48 и 384 виртуальным клеткам. Число ядер процессора, задействованных для проведения расчётов, ограничивалось посредством лимитирования задач — клетки объединялись в группы строго нужного размера. В качестве метрики было использовано суммарное время, затраченное на выполнение метода `Launcher.StartAndWait()`. Тестирование проводилось в облаке Amazon EC2 на узлах c5d (Intel Skylake и Cascade Lake) и c5ad (AMD Zen2) с установленной системой Windows Server 2012 R2. Запуски осуществлялись с локальных NVMe-дисков, имеющих физическое подключение к узлам.

5. Результаты и обсуждение

5.1. При интенсивных вычислениях на небольшом числе ядер, Skylake и Zen2 демонстрируют схожую производительность

На Рис. 3А приведены замеры на узлах c5d.4xlarge и c5ad.4xlarge, имеющих по восемь физических ядер. В подобных сценариях процессоры Intel Xeon могут работать на чуть более высоких тактовых частотах (3.5 ГГц против 3.3 ГГц), однако производительность при этом оказывается идентичной. В обоих случаях масштабируемость была близка к линейной, но при переходе к виртуальным ядрам соответствующая технология от AMD, позволяющая разделить одно физическое ядро на два логических, показала немного лучшие результаты — выигрыш составил от 5.8 до 9.5%.

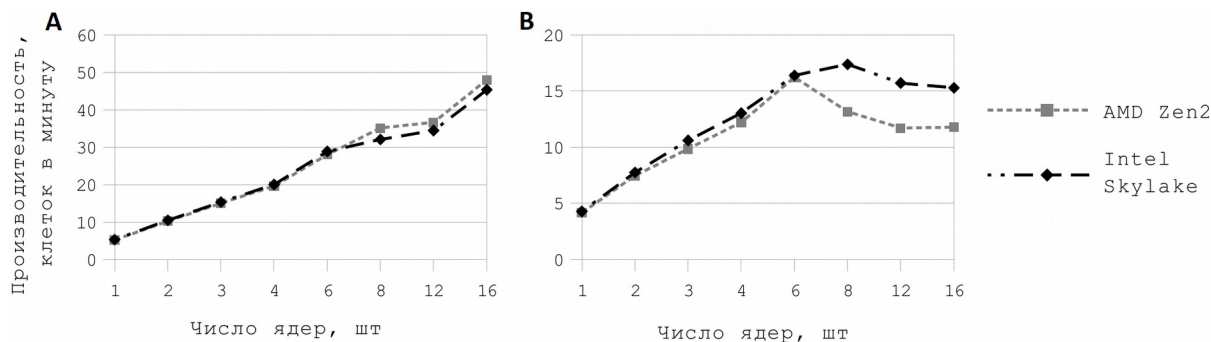


Рис. 3. Сравнение производительности при использовании узлов c5ad.4xlarge (AMD Zen2) и c5d.4xlarge (Intel Skylake) на ансамбле из 48 клеток, больше — лучше
(А) Сценарий 'Compute-bound', без выгрузки данных
(В) Сценарий 'Memory-bound', выгрузка данных с шагом 10^{-2} сек.

5.2. При активной работе с памятью Skylake незначительно опережает Zen2

Сценарий 'Memory-bound' (Рис. 3В) ожидаемо продемонстрировал, что с некоторого момента добавление вычислительных потоков приводит лишь к снижению производительности — в обоих случаях этим порогом оказались 6 ядер. Важно отметить, что при доминировании работы с памятью над вычислениями микроархитектура Skylake смогла обеспечить лучшие результаты, обойдя Zen2 на 29.5 — 32%. Данные наблюдения могут быть объяснены вдвое большим коэффициентом соотношения числа каналов памяти к ядрам (0.33 против 0.167), а также чиплетной архитектурой процессоров Zen2, фактически делающей общую память неоднородной.

5.3. Поддержка большого числа ядер требуется не только от программ, но и от операционных систем

Наиболее интересными результатами охарактеризовались запуски пакета MiCoSi на всех 96 логических ядрах узлов c5d.24xlarge и c5ad.24xlarge (Рис. 4). К сожалению, данный тест не удалось завершить в полной мере, так как операционная система Windows Server 2012 R2 накладывала маску соответствия (affinity mask) и искусственно ограничивала число ядер, используемых одним процессом. Аналогичная особенность наблюдалась также и на более новой версии Windows Server 2019, что может говорить о техническом характере этой проблемы — например, используемые процессоры EPYC 7R32 стали общедоступными только с 2020 года и, возможно, ещё не в полной мере поддерживаются со стороны операционных систем. При этом сам пакет MiCoSi ранее демонстрировал линейную масштабируемость даже на 100 ядрах MPI-кластера [6].

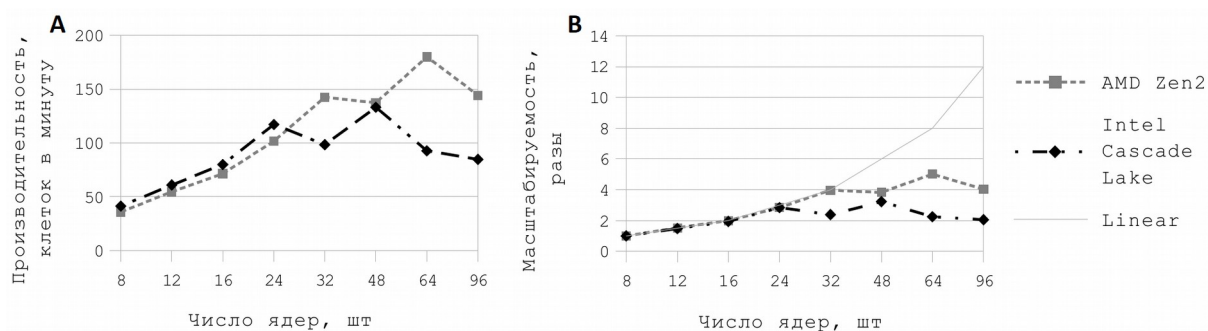


Рис. 4. Сравнение производительности узлов c5ad.24xlarge (AMD Zen2) и c5d.24xlarge (Intel Cascade Lake) при преобладании вычислительной нагрузки на ансамбле из 384 клеток, больше — лучше

Данные ограничения проявляются при попытках задействовать более 24 ядер процессора Intel Xeon и 32 ядер AMD EPYC, таким образом, имеется возможность их сравнить только в диапазоне 8 — 24. Обе микроархитектуры обеспечивали линейное масштабирование по ядрам, однако Cascade Lake оказалась быстрее на 12 — 15%. Стоит напомнить, что динамическая частота этого процессора выше на 18% (3.9 против 3.3 ГГц), что может объяснять этот выигрыш.

5.4. При одинаковой стоимости ядро-часа Cascade Lake оказывается предпочтительнее Zen2

Если абстрагироваться от технических характеристик процессоров, ориентируясь только на стоимость аренды соответствующего оборудования, то для пакета MiCoSi предпочтительной микроархитектурой является Cascade Lake. В облаке Amazon EC2 узлы c5d и c5ad позиционируются как взаимозаменяемые и имеют одинаковую стоимость. При этом решения от Intel обеспечивают лучшую производительность в сценарии интенсивной работы с памятью (29.5 — 32%) и более высокую скорость при проведении расчётов на большом числе ядер (12 — 15%). Единственным преимуществом процессоров на базе Zen2 оказалась более качественная реализация логических ядер, однако выигрыш от этой технологии не столь значителен (5.8 — 9.5%).

Литература

1. Ouroa P., Lopez-Novoac U., Guest M.F. On the performance of a highly-scalable Computational Fluid Dynamics code on AMD, ARM and Intel. URL: <https://arxiv.org/pdf/2010.07111.pdf> (дата обращения: 25.10.2020).
2. Wollman R., et al. Efficient Chromosome Capture Requires a Bias in the ‘Search-and-Capture’ Process during Mitotic-Spindle Assembly // *Current Biology*. 2005. Vol. 15. pp. 828–832.
3. Long A.F., Kuhn J., Dumont S. The mammalian kinetochore–microtubule interface: robust mechanics and computation with many microtubules // *Current Opinion in Cell Biology*. 2019. Vol. 60. pp. 60–67.
4. McIntosh R. et. al. Biophysics of mitosis // *Quarterly Reviews of Biophysics*. 2012. Vol. 45. pp. 147–207.
5. Кривов М.А., Иванов П.С. MiCoSi: Mitosis Computer Simulator. URL: <https://github.com/m-krivov/MiCoSi> (дата обращения: 25.10.2020).
6. Кривов М.А. и др. Моделирование деления биологических клеток в стадии метафазы на суперкомпьютере "Ломоносов-2" // *Вычислительные методы и программирование: Новые вычислительные технологии*. 2018. Том 19. С. 327–339.